

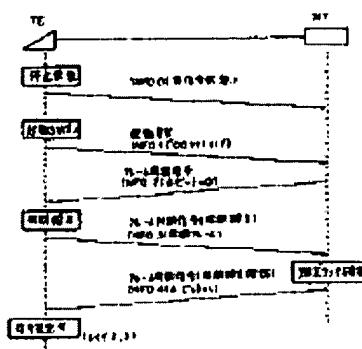
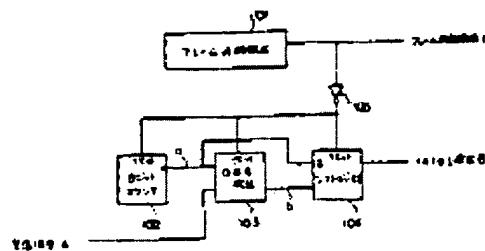
## 1) Family number: 4759020 ( JP2177643A)

© PatBase

Title: ACTIVATION SIGNAL DETECTOR

**Abstract:**

Source: JP2177643A PURPOSE: To exactly detect an activation signal without fail even when the collision of the activation signals is generated on a transmission line and the activation signal is deformed by deciding the detection of the activation signal when the detection is repeated by plural times. CONSTITUTION: A circuit 104 investigates whether an 8-bit train including a value '0' is received continuously by four times or not. When 8-bit data including one '0' at least are detected continuously by the four times, a signal B is outputted and an activation signal INFO<sub>1</sub> is confirmed. When the INFO<sub>1</sub> is confirmed in a network termination device(NT) side, INFO<sub>2</sub> is sent to a terminal equipment(TE) side. With receiving the signal, since the TE side sends an INFO (of frame constitution the circuit 104 is reset by a signal (c) when a circuit 101 detects the frame synchronization of the INFO. Thus, even when plural terminals simultaneously outputs activation requests on the transmission line, an activation request signal can be detected without fail.



Family:	Publication number	Publication date	Application number	Application date
	JP2177643 A2	19900710	JP19880329138	19881228
Priority:	JP19880329138	19881228		
Assignee(s): (std):	CANON KK			
Assignee(s):	CANON INC			

## ⑫ 公開特許公報 (A) 平2-177643

⑬ Int. Cl.

H 04 L 29/08  
7/08

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)7月10日

A

6914-5K

8948-5K

H 04 L 13/00

307 A

審査請求 未請求 請求項の数 5 (全10頁)

⑮ 発明の名称 超動信号検出装置

⑯ 特願 昭63-329138

⑯ 出願 昭63(1988)12月28日

⑰ 発明者 内園 武治 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑯ 出願人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑯ 代理人 弁理士 大塚 康徳 外1名

## 明細書

と、

## 1. 発明の名称

起動信号検出装置

## 2. 特許請求の範囲

(1) 1つの伝送線上に複数の端末が接続されている通信システムにおいて、1フレームが所定のビット長の起動信号を検出するための起動信号検出装置であつて、

フレーム同期が確立していないことを検出する同期検出手段と、

この同期検出回路の出力を受けて、フレーム同期がとれていないときに、伝送線上の信号を、この伝送制御信号と同じ長さのブロックに分割する分割手段と、

分割された最初のブロック中に、所定のビットパターンがあることを検出するパターン検出手段

上記手段による検出があると、当該最初のブロックのパターンと、この最初のブロックに連続した複数のブロックとを比較する比較手段と、この比較結果を計数する計数手段とを備え、上記検出が複数回繰り返されたことをもつて起動信号が検出されたとするように定められたことを特徴とする起動信号検出装置。

(2) 前記起動信号はサービス総合デジタル網におけるINFO1信号である事を特徴とする請求項の第1項に記載の起動信号検出装置。

(3) 前記システムはコンテンツ方式である事を特徴とする請求項の第1項に記載の起動信号検出装置。

(4) 前記伝送線は複数の端末から同時に“0”と“1”的信号を送出されると、“0”若しくは

“1”の一方が検出される事を特徴とする請求項の第1項に記載の起動信号検出装置。

(5) 1つの伝送線上に複数の端末が接続されている通信システムにおいて、1フレームが所定のビット長であり、且つ“0”と“1”ビットを含む起動信号を検出するための起動信号検出装置であつて、

フレーム同期が確立していないことを検出する同期検出手段と、

この同期検出回路の出力を受けて、フレーム同期がとれていないときに、伝送線上の信号中に“0”若しくは“1”的いずれか一方を検出する回路とからなり、

上記検出が複数回繰返されたことをもつて起動信号が検出されたとするように定められた起動信号検出装置。

### 3. 発明の詳細な説明

#### 【産業上の利用分野】

本発明は、例えばサービス総合デジタル網（以下、ISDNと略す）における、例えば、INFO等の起動信号を検出するための検出装置に関するもので、詳しくは、検出精度の改良に関するもの。

#### 【従来の技術】

伝送制御においては、データリンク等の確立のために制御信号の検出が必要である。例えば、ISDNにおいては種々の制御信号が用いられている。そのうち、例えばINFO信号等のように、端末からの起動要求を意味する起動信号があり、この起動信号は1つのフレームが1つの制御信号を形成している。

ここで、ISDNにおける起動について説明する。

第3図はISDNにおけるユーザ・網インターフェースの参照構成を示す。同図において、記号+はインターフェース参照点であり、T点、S点、R点がある。NT<sub>1</sub>は伝送路とT点において直接つながる回線終端装置であり、NT<sub>2</sub>はPBX等の終端装置である。また、TE<sub>1</sub>は標準宅内機器であり、TE<sub>2</sub>は既存端末装置、TAは端末アダプタである。INFO<sub>1</sub>はT点においてやりとりされる信号の1種で端末装置(TE)から網終端装置(NT)に対して送られる。第4図に、T点における起動信号の種類とその規定を示し、第5図にそれらの信号のやりとりの例(起動手順例)を示す。INFO<sub>0</sub>～INFO<sub>4</sub>までのフォーマット構成は第4図に示される通りである。

第5図によると、TEは停止状態のときINFO<sub>0</sub>信号を送受信しているが、通信を行うとき

に、NTに対して起動要求を行う。この時に、INFO<sub>1</sub>信号をNTに送信する。NTはINFO<sub>2</sub>信号を受信すると、INFO<sub>3</sub>信号をTEに送信する。TEはINFO<sub>4</sub>信号受信に伴い、フレーム同期をとり、同期確立後に、INFO<sub>5</sub>信号を送信する。NTはINFO<sub>6</sub>信号を受信するとINFO<sub>7</sub>信号を送信して起動完了する。TEはINFO<sub>8</sub>信号の受信によりデータの送信を開始する。

このように、INFO<sub>1</sub>信号は端末からの起動をNT側に知らせる信号としての意味を有し、この信号がNT側で検出できなければ、通信は起動されない。伝送が確立していれば、監視機構が働き、この監視機構がエラーを検出すれば再送すれば済む。ところが、起動されていなければ、当然ながら再送は行なわれず、このように起動信号の

確認は伝送上極めて重要である。このために、起動の確認は、INFO<sub>1</sub>信号をNT側が複数回検出したことをもつて、INFO<sub>1</sub>信号が確認されたとする。

さて上述のように、INFO<sub>1</sub>信号は“0011111”的8ビットパターンから成る。このビットパターンの検出方法として、従来では下記の方法が考えられている。

第6図に従来例のパターン検出回路のブロック図を示す。回路201は8ビットシフトレジスタ及びゲート206, 207から成り、受信信号Aから“00111111”的ビットパターンを検出する回路である。このビットパターンを検出すると、回路201は信号aをフリップフロップ203に出力して、フリップフロップ203をセットする。回路202はシフトレジスタの最上位ビ

次の入力Aが“00111111”であれば、この2番目の8ビットパターンの各ビットがシフトレジスタ205に入力されていく各時点で、比較器202に入力される2入力は一致しているから、信号bは“0”的ままであり、フリップフロップ203はリセットされることはない。そして、2番目の“00111111”による信号aが“1”となると、その時点で、シフトレジスタ204が付勢されてフリップフロップ203のQ出力(=1)がレジスタ204に入力される(第7図の②)。また、信号aは“1”的ままであるから、フリップフロップ203はセットされたままである。このようにして、3個目の“00111111”が入力されると、シフトレジスタ204は“110”となる。4個目の“00111111”がシフトレジスタ205に入力されると、

ツト値と、次に回路201に取り込まれる信号Aの先頭ビット値を比較し、上記ビットパターンの連続性をチェックする回路である。これは、TE側が起動をかけるときは、少なくとも2つのINFO<sub>1</sub>信号を連続してNT側に送出するからである。この連続性が保たれていない時、信号bが出力され、フリップフロップ203をリセットする。シフトレジスタ204は、信号aが“1”的ときにENABLEされてフリップフロップ203のQ出力をシフトINする3ビットのシフトレジスタであり、ビットパターン“00111111”が連続して4回入力されたことをチェックするためにある。

最初の“00111111”がシフトレジスタ205に入力されると、その時点(第7図の①)でフリップフロップ203がセットされる。もし

それによる信号bにより、シフトレジスタ204は3ビットとも“1”になつて、INFO<sub>1</sub>が検出されたことを示す信号Bが出力される(第7図の④)。

もし4個の“00111111”的後に伝送線上に他の信号がのつた時点で、信号bは“1”になり、フリップフロップ203がリセットされる(第7図⑤)。しかし、信号aは“0”的ままであるので、レジスタ204の内容は変更されない。

このようにして、従来のINFO<sub>1</sub>信号検出は行なわれている。

#### 【発明が解決しようとしている課題】

しかし、ISDNインターフェースではTEが第8図のようにバス接続をとることがある。かかるバス接続の場合は、2台以上のTEが同時に起動要求をかける(INFO<sub>1</sub>信号を送信する)こと

が考えられる。その様子を第8図に示す。同図に示すように、バス上にTEのIが“1”を送出しても、TEのIIが“0”を送出していれば、バス上は信号レベルが“0”となり、NT側は第8図に示すように、“00011111”のビットパターンを連続して4回受信する。

従つて、NTが受信するINFO<sub>1</sub>信号は必ずしも“00011111”のビットパターンであるとは限らないのであり、かかる場合は、NT側はTEからの起動要求を検出できないことになる。

また、かかる起動要求の検出不可という問題は、ISDNに特有の問題ではなく、広く、複数の端末（マルチドロップ方式）がコンテンツション方式により起動をかける場合に、即ち、複数のステーションが同時に起動要求を行ない得る通信シ

ステムに発生することである。かかる通信システムにおいては、一旦起動要求が確認されれば、その後はそのシステムのプロトコルに従つて伝送線上に信号が送出されるので、上述の衝突は起こらないが、起動要求が確認されるまでは「無秩序」であるから、この衝突が起こるのである。

本発明はかかる従来技術の問題点を解消するために提案されたもので、その目的は、伝送線上に複数の端末が同時に起動要求を出した場合でも、確実に起動要求信号を検出することができる起動要求信号検出装置を提案するところにある。

#### 【課題を達成するための手段】

上記課題を達成するための本発明の構成は、1つの伝送線上に複数の端末が接続されている通信システムにおいて、1フレームが所定のビット長の起動信号を検出するための起動信号検出装置で

あつて、フレーム同期が確立していないことを検出する同期検出手段と、この同期検出回路の出力を受けて、フレーム同期がとれていないときに、伝送線上の信号を、この伝送制御信号と同じ長さのブロックに分割する分割手段と、分割された最初のブロック中に、所定のビットパターンがあることを検出するパターン検出手段と、上記手段による検出があると、当該最初のブロックのパターンと、この最初のブロックに連続した複数のブロックとを比較する比較手段と、この比較結果を計数する計数手段とを備える。

#### 【実施例】

以下添付図面を参照して本発明の好適な実施例を説明する。第1図はその実施例装置の回路図である。

この第1図実施例は、起動要求信号INFO<sub>1</sub>

を検出する必要があるのは、フレーム同期がとれていないときでしかないこと、そして、INFO<sub>1</sub>信号をある固定した8ビットパターンとしてとらえずに、8ビット中に値“0”を含んだ信号と考え得ることに着目して、フレーム同期がとれていない間に、“0”を含んだ8ビット列が連続して受信されたことをもつて、TE側からの起動要求を確認したこととする点を特徴とする。

第1図中、信号AはINFO<sub>1</sub>、INFO<sub>1</sub>、INFO<sub>1</sub>、といった受信信号を表わす。回路101はフレーム構成を成すINFO<sub>1</sub>をNTが受信した場合に、そのフレームに対して同期をとり、同期検出を行う回路であり、同期がとれたことを意味する信号cを出力する。102はリセット入力端子付きの8ビットカウンタである。この8ビットカウンタ102は、INFO<sub>1</sub>が8ビット構

成であることから、8ビット毎のタイミングを得るために設けられたものであり、8ビットをカウントする毎にキャリー信号a ( $= 1$ ) が出力される。回路103は信号Aの中に“0”が含まれているかを8ビット単位で調べるもので、1ビットの“0”を検出した時に信号bを出力する。その詳細は第1B図に示す。

即ち、回路102は、第1B図に示すように、ORゲート110、113とインバータ111とDフリップフロップ112とからなる。このフリップフロップ112はフレーム同期が検出されたとき ( $c = 0$ ) と、キャリー信号aが出力 ( $a = 1$ ) されたときにリセットされる。即ち、起動が検出されていないときは、フレーム同期がとれていないから、フリップフロップ112は8ビット毎に信号aによりリセットされる。

“1”的ときに、信号B（即ち、INFO<sub>1</sub>、検出）を出力する。

こうして、少なくとも1つの“0”を含んだ8ビットデータが連続して4回検出されると、信号Bが出力され、起動信号INFO<sub>1</sub>が確認される。

NT側はINFO<sub>1</sub>を確認すると、INFO<sub>1</sub>をTE側に送出する。これを受けて、TE側はINFO<sub>2</sub>（フレーム構成となつていて）を送出するので、このINFO<sub>2</sub>のフレーム同期を回路101が検出すると、信号cにより、回路104はリセットされる。

尚、第1図実施例では、フレーム同期が確立していないときに、8ビットデータ中のいづれかのビットに“0”が含まれていれば、フリップフロップ112がセットされたとした。そのために、

信号aが“0”である間に受信信号Aが“0”であると、フリップフロップ112のD入力は“1”になり、フリップフロップ112がセットされる。フリップフロップ112は一旦セットされると、ORゲート113により、そのD入力が“1”となるので、第2図に示すように、信号Aが“1”となつても信号aによりリセットされるまではリセットされない。

回路104は値“0”を含んだ8ビット列を連続して4回受信しているか調べる回路で、4ビットのシフトレジスタとゲートからなる。このシフトレジスタは信号aが“1”的ときにENABLEされるので、この信号aによりフリップフロップ112がリセットされるまえに、そのQ出力 ( $= 1$ ) をシフトINする。回路104内のゲート（不図示）はこのシフトレジスタの全ビットが

第6図の従来例と比較しても、シフトレジスタも必要とせずに回路の簡素化に貢献している。しかし8ビットデータ中のいづれかのビットに“0”が含まれていれば可とするだけでは、INFO<sub>1</sub>の誤検出の可能性もあり得る。そこで、第10図のような変形例を提案する。

第10図において、この変形例は、8ビットのシフトレジスタ301と8ビットラッチ300と8ビットのデジタルコンバレータ303と、連続性をチェックするためのカウンタ304とからなる。尚、第10図において、第1図の実施例と同一番号を付しているものは同じものである。第2図のような、INFO<sub>1</sub>が“00011111”と変形してしまった場合を例にして、この変形例装置の動作を説明する。

フレーム同期が検出されていないときに“0”

検出回路103が信号A中に“0”を検出したならば、これを記憶しておく、信号Aが“1”になつた時点で、ビットシフトレジスタ301の内容をラッチ300にラッチする。以降は、ラッチ300の内容とシフトレジスタ301の内容を8ビット毎に比較する。比較がとれる毎に、カウンタ304にカウント回数を計数する。以上の変形例によれば、INFO<sub>1</sub>であるであろうと検出された8ビットデータをラッチして、このデータと信号A中の8ビットデータとを比較することにより誤検出が防止される。

#### [発明の効果]

以上説明した発明は、1つの伝送線上に複数の端末が接続されている通信システムにおいて、1フレームが所定のビット長の起動信号を検出するための起動信号検出装置であつて、フレーム同期

が確立していないことを検出する同期検出手段と、この同期検出回路の出力を受けて、フレーム同期がとれていないときに、伝送線上の信号を、この伝送制御信号と同じ長さのブロックに分割する分割手段と、分割された最初のブロック中に、所定のビットパターンがあることを検出するパターン検出手段と、上記手段による検出があると、当該最初のブロックのパターンと、この最初のブロックに連続した複数のブロックとを比較する比較手段と、この比較結果を計数する計数手段とを備える。かかる構成によると、上記検出が複数回繰返されたことをもつて起動信号が検出されたとする。

従つて、伝送線上に起動信号の衝突があつて起動信号が変形しても、確実に且つ正確に起動信号の検出が可能になる。

また第5項の発明によると、伝送線上に起動信号の衝突があつて起動信号が変形しても、簡単な回路構成により、確実に起動信号の検出が可能になる。

#### 4. 図面の簡単な説明

第1A図は本発明に係る1実施例の回路図、

第1B図は第1図中の一部回路の詳細図、

第2図は第1図実施例の各信号のタイミングチャート、

第3図はISDNユーザ網インターフェースの参考構成図、

第4図はISDNにおけるINFO信号の規定を説明する図、

第5図はNTとTE間における起動手順例を示す図、

第6図は従来のINFO<sub>1</sub>信号の検出回路の回

路図、

第7図は従来例の動作を説明するタイミングチャート、

第8図、第9図は従来例において問題が発生する様子を説明する図、

第10図は本発明に係る実施例の変形例の構成を示す図である。

図中、

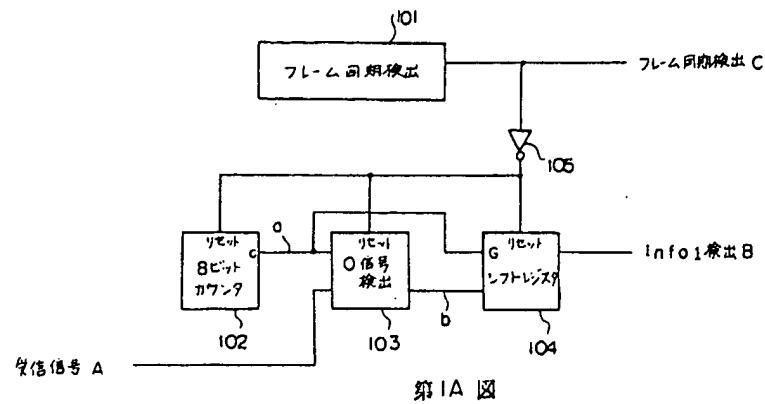
101…フレーム同期検出回路、102…カウンタ、103…0信号検出回路、104…シフトレジスタである。

特許出願人

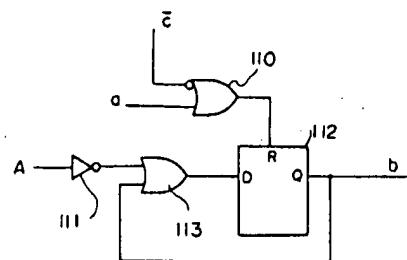
キヤノン株式会社

代理人弁理士

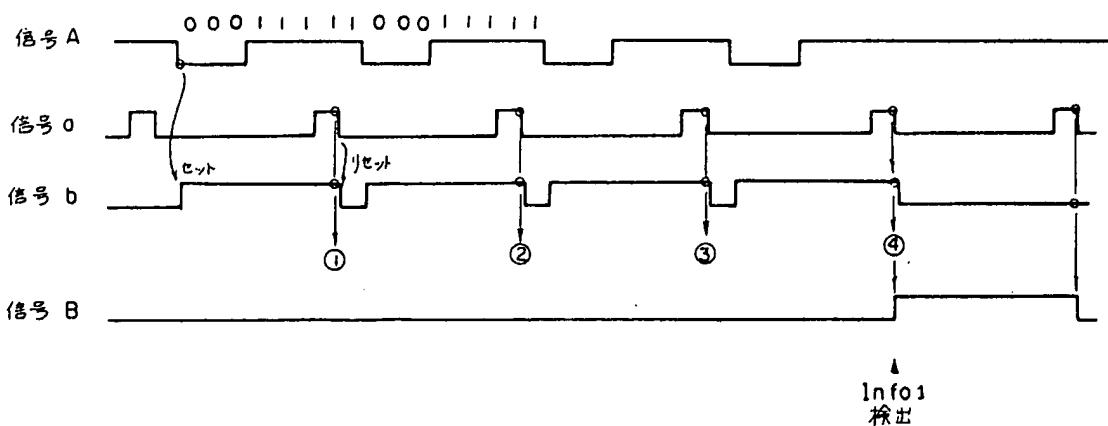
大塚康徳(他)  
印



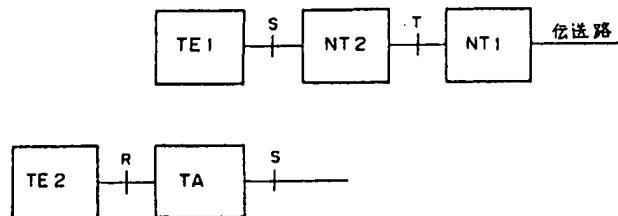
第1A図



第1B図



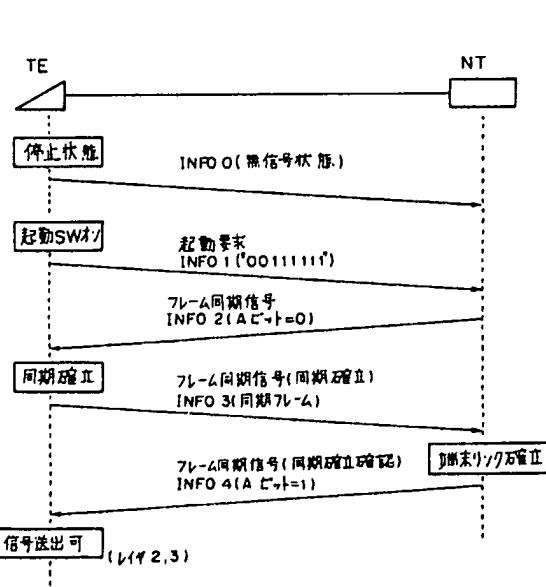
第2図



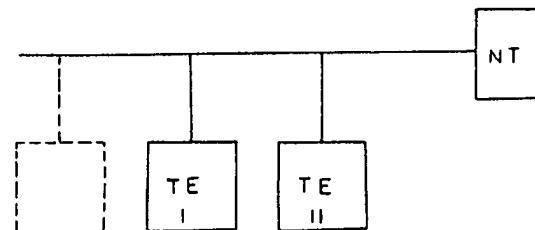
第3図

NT から TE 方向への信号	TE から NT 方向への信号
INFO 0: 信号なし	INFO 0: 信号なし
INFO 2: *B,D およびエコードチャネルのすべてのビットは 2 進 "0" に設定 *ビット A は 2 進 "0" に設定 N 及び L ビットは符号割りに従う	INFO 1: 以下の形式の連続した信号 正の 2 進 "0" と負の 2 進 "0" 62 位 2 進 "1" 0 0 1 1 1 1 1 1 0 0 1 1 1 公称ビットレート = 192 kbit/s
INFO 4: B,D およびエコードチャネルに一般データを含むフレームビット A は 2 進 "1" に設定されます	INFO 3: B,D およびエコードチャネルに一般データを含む同期フレーム

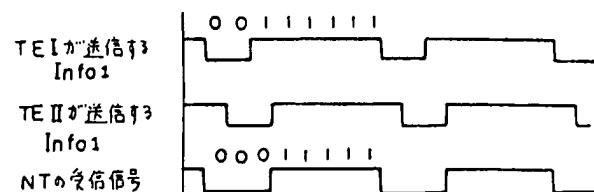
第4図



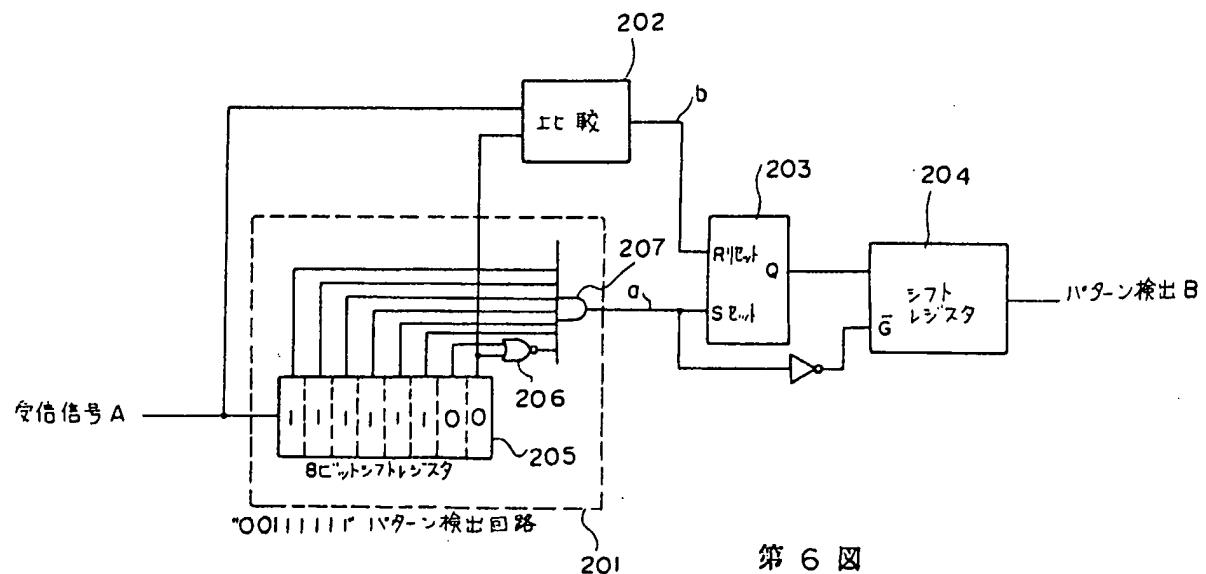
第5図



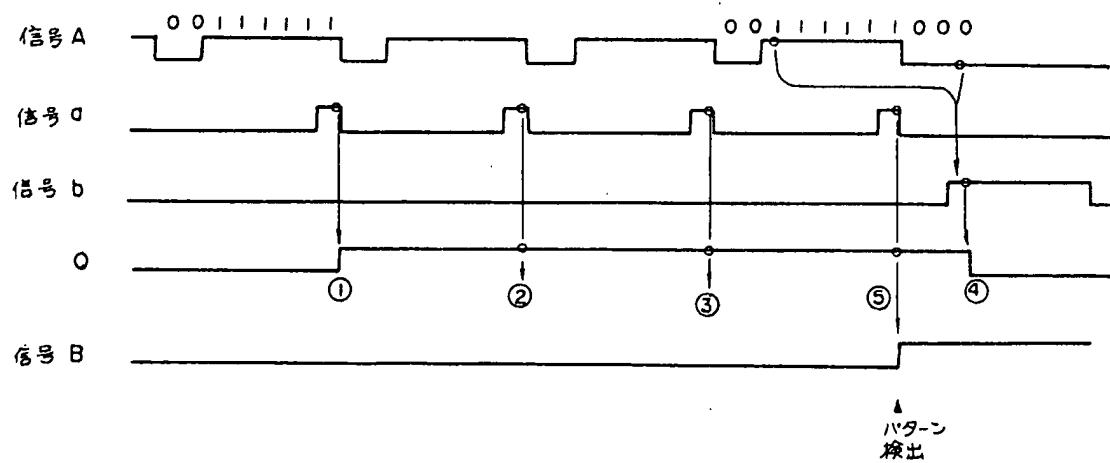
第6図



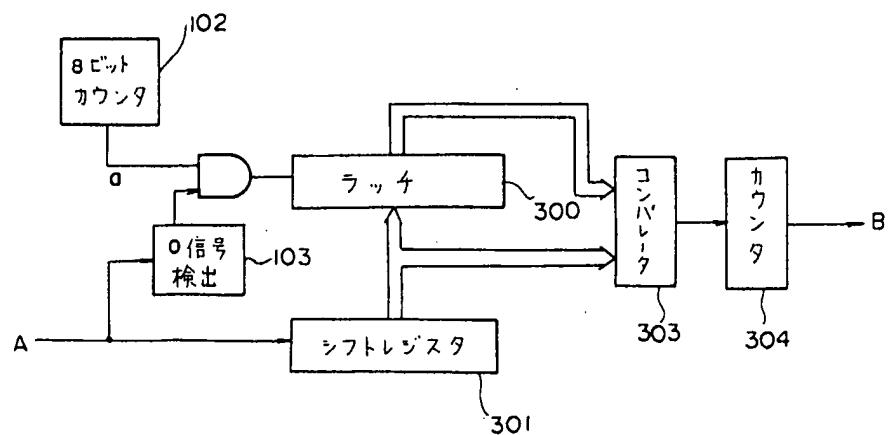
第9図



第6図



第7図



第 10 図